

# Étude sur la réduction de la consommation de systèmes électroniques en fonction de la charge de calcul

## Thibault TOSTAIN Florian FRITSCH

INSA Strasbourg, Génie Électrique



#### Introduction

Cette étude aborde des méthodologies de réduction de consommation électrique dans les plateformes de calculs électroniques en fonction de l'activité sans perturber les performances. Pour ce faire, nous avons réalisé un état de l'art et trouvé environ 25 méthodes ainsi qu'un système permettant un choix rapide et simplifié de la solution adéquate. Enfin, pour vérifier les informations constructeurs et mieux quantifier les paramètres, nous avons appliqué 3 de ces méthodes.

## L'étude bibliographique

Pour réaliser l'étude bibliographique nous avons utilisé 4 canaux d'informations pour collecter des mots clefs ou concepts:

- Les enseignants référants
- Des personnes extérieurs
- Les réseaux sociaux comme LinkedIn
- Des intelligences artificielles
- Des collègues (IPHC CNRS)
- Des sites internets de comparaisons ou des revues

En parallèle nous avons établi une liste de critères, pouvant être résumée :

- Les consommations électriques sur les différents types d'usages
- Et d'autres plus petites
- Domaines d'applications
- Les contraintes de mises en place
- Les temps de calculs
- Le prix

Nous avons ensuite cherché sur internet ces différents mots clefs et nous avons regardé si oui ou non ils répondaient à nos critères. Si c'était le cas, nous l'avons ajouté à notre bibliographie. Au final, nous avons réussi à rassembler un ensemble bien diversifié de solutions :

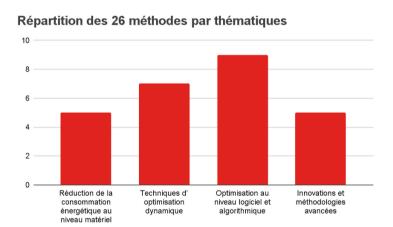


Figure 1. Répartition des méthodes en fonction de thématiques

## Création d'un outils d'aide à la sélection

Pour différencier, classer et extaire les solutions adéquates à un projet nous avons décidé de regarder deux outils : Google Sheet et SQLite.

Critères	Google Sheet	SQLite
Prise en main	Rapide	Moyenne
Tri des données	Basique	Avancé
Extensibilité	Fastidieux	Procédural
Accès	Internet	Fichier local
Type d'interface	Tableur	Personnalisable

Table 1. Tableau de comparaison des systèmes de gestion de l'état de l'art

Comme nous pouvons le remarquer ci-dessus, ces deux systèmes ont des forces et faiblesses différentes.

Nous avons personnellement implémenté la solution sur Google Sheet car elle répond à notre cahier des charges actuel et nous a permis de réaliser une première étude. Par la suite, pour la pérennisation de l'outil, il faudrait passer sur une solution sur base de données, et nous conseillons SQLite.

## Étude sur 9 solutions

Pour tester et mettre en œuvre notre outil, nous avons réalisé une étude sur 9 solutions présentées ci-dessous :

**Isolement de puissance :** C'est une méthode qui consiste à couper des zones d'alimentations dans un système.

**Circuit analogique :** Permet de faire des calculs à l'aide de composants analogiques.

**Circuit neuromorphique :** Inspirée des neurones réels. Active uniquement les parties utilisées.

Sleep et Boost mode : Désactive un  $\mu P$  ou augmente temporairement ses performances.

**FPGA:** Puce reprogrammable très efficace pour la parallélisation.

Combinaison  $\mu P$  et FGPA : Combine les avantages des  $\mu P$  et des FGPA, souvent le cas dans de gros FPGA.

Optimisation de la programmation : Coder correctement a un grand impact sur l'efficacité.

Noyaux Linux ultra légers : Des outils comme BuildRoot permettent d'avoir des Linux avec juste les composants nécessaires.

Compilation & Librairies : Calibrer son compilateur et utiliser des librairies aident à la réduction de consommation.

Pour les comparer nous avons utilisé les critères de simplicité de mise en œuvre et l'aspect dynamique de la réduction de consommation. Nous les avons rassembler sur un plan de comparaison :

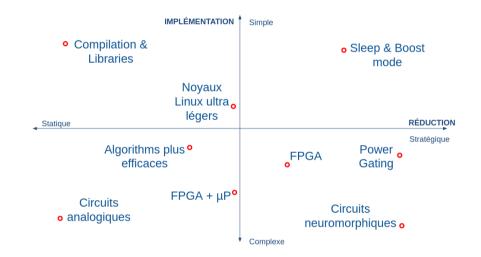


Figure 2. Graphique comparant les 9 solutions sur les 2 critères choisis

#### Tests de méthodes en conditions réelles

Nous avons débuté des travaux sur les 4 méthodes de la moitié "Stratégique".

- 1. Une carte avec la technologie XLP de Microchip avec notamment un sleep mode avancé prétendant une consommation de 9nA que nous avons fait fonctionner, sans faire de mesures actuellement.
- 2. Une carte ICE40 Ultra Lite Break Out Board de Lattice avec un FPAG de 1000 LUTs et une consommation de  $35\mu$ A que nous n'avons pas encore pu tester suite à des problèmes de licences et de logiciels.
- 3. Une carte de communication avec des capteurs où la méthode de l'isolement de plan de puissance à su montrer son efficacité sans que l'on puisse réaliser de mesures.
- 4. Une carte avec une puce neuromorphique pour laquelle les échanges avec le vendeur sont prometteurs pour un possible futur projet.

#### Conclusion

Notre étude a permis de recenser et d'évaluer plusieurs solutions innovantes pour réduire la consommation des systèmes électroniques en fonction de leur charge de calcul. L'outil développé, bien que perfectible, offre une base solide pour guider les choix technologiques. Les tests pratiques réalisés ont confirmé le potentiel de certaines méthodes, bien qu'un accès à des outils de mesure plus précis soit nécessaire pour approfondir l'analyse. Ces travaux ouvrent la voie à des optimisations énergétiques concrètes, adaptées aux contraintes modernes.